

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-267448

(43)Date of publication of application : 28.09.2001

(51)Int.Cl.

H01L 23/12
H01L 23/13
H05K 3/46

(21)Application number : 2000-072036

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 15.03.2000

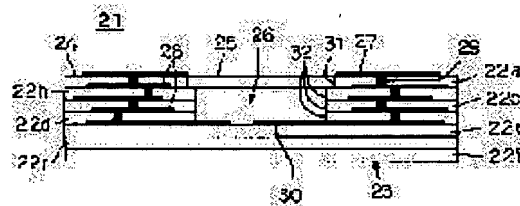
(72)Inventor : HAYASHI YASUNOBU
SAKAI NORIO

(54) MULTILAYER CERAMIC SUBSTRATE AND METHOD OF PRODUCTION AND ELECTRONIC DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To solve a problem that a part of a ceramic green sheet located on the opening side of a cavity droops into the cavity and tears off when a plurality of ceramic green sheets laid in layer are pressed in order to produce a multilayer ceramic substrate having a cavity, if the ceramic green sheets are shifted to cause undesired electric short circuit or defective die bonding of a chip component contained in the cavity.

SOLUTION: When a cavity 26 is formed through overlap of through holes 31, 32 made in a plurality of ceramic layers 22a-22d, the through hole 31 imparting the opening 25 of the cavity 26 is made largest so that a ceramic green sheet for the uppermost ceramic layer 22a does not project from the opening 25 even if the ceramic layers are shifted.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2001-267448

(P 2001-267448A)

(43) 公開日 平成13年9月28日(2001. 9. 28)

(51) Int. Cl. 7	識別記号	F I	テーマコード* (参考)		
H 0 1 L	23/12	H 0 5 K	3/46	H	5E346
	23/13			Q	
H 0 5 K	3/46	H 0 1 L	23/12	N	
				C	
				F	

審査請求 未請求 請求項の数 13 O L (全 8 頁)

(21) 出願番号 特願2000-72036(P2000-72036)

(22) 出願日 平成12年3月15日(2000. 3. 15)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 林 泰伸

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

(72) 発明者 酒井 範夫

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

(74) 代理人 100085143

弁理士 小柴 雅昭 (外1名)

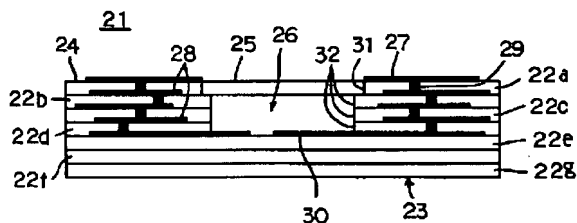
最終頁に続く

(54) 【発明の名称】 多層セラミック基板およびその製造方法ならびに電子装置

(57) 【要約】

【課題】 キャビティを備える多層セラミック基板を製造するため、複数のセラミックグリーンシートを積み重ねときにずれが生じていると、プレスしたとき、キャビティの開口側に位置するセラミックグリーンシートの一部がキャビティ内に垂れ下がった状態となったり、ちぎれたりし、それによって、不所望な電氣的短絡が生じたり、キャビティ内に收容されるチップ部品のダイボンド不良を起こしたりする。

【解決手段】 キャビティ26が、複数のセラミック層22a~22dの各々に設けられた貫通孔31、32の重なりによって形成されているとき、これら貫通孔31、32のうち、キャビティ26の開口25を与えている貫通孔31を最も大きくし、積み重ねずれが生じて、開口25から最も上のセラミック層22aのためのセラミックグリーンシートが出っ張らないようにする。



【特許請求の範囲】

【請求項1】 積層された複数のセラミック層と前記セラミック層の特定のものに関連して設けられる配線導体とをもって構成される積層体を備えるとともに、前記積層体には、その積層方向における少なくとも一方の端面に沿って開口を位置させているキャビティが、特定の複数の前記セラミック層の各々に設けられた貫通孔の重なりによって形成されている、多層セラミック基板であって、

前記キャビティを形成するための複数の前記貫通孔のうち、前記開口を与えている前記貫通孔が最も大きくされている、多層セラミック基板。

【請求項2】 最も大きくされた前記貫通孔から露出する前記セラミック層の前記貫通孔の周縁部には、前記配線導体が設けられていない、請求項1に記載の多層セラミック基板。

【請求項3】 前記開口を与えている前記貫通孔のみが、他の前記貫通孔より大きくされている、請求項1または2に記載の多層セラミック基板。

【請求項4】 最も大きくされた前記貫通孔は、前記キャビティの深さ方向に関して、前記端面から150 μ m以下の範囲に位置している、請求項1ないし3のいずれかに記載の多層セラミック基板。

【請求項5】 最も大きくされた前記貫通孔とこれに隣接する前記貫通孔との大きさの差は、10 μ m以上に選ばれる、請求項1ないし4のいずれかに記載の多層セラミック基板。

【請求項6】 最も大きくされた前記貫通孔とこれに隣接する前記貫通孔との大きさの差は、500 μ m以下に選ばれる、請求項1ないし5のいずれかに記載の多層セラミック基板。

【請求項7】 前記キャビティは、その内部に段部を形成しており、前記段部は、最も大きくされた前記貫通孔に隣接する前記貫通孔よりさらに小さい前記貫通孔がそれぞれ設けられた複数の前記セラミック層によって与えられている、請求項1ないし6のいずれかに記載の多層セラミック基板。

【請求項8】 前記段部を与える複数の前記セラミック層にそれぞれ設けられた前記貫通孔のうち、前記開口側に位置するものが最も大きくされている、請求項7に記載の多層セラミック基板。

【請求項9】 前記段部を与える複数の前記セラミック層にそれぞれ設けられた前記貫通孔のうち、最も大きくされた前記貫通孔から露出する前記セラミック層の前記貫通孔の周縁部には、前記配線導体が設けられていない、請求項8に記載の多層セラミック基板。

【請求項10】 前記キャビティ内に収容されるチップ部品をさらに備え、前記段部の、前記開口側の面には、前記配線導体としてのパッド電極が形成され、前記チップ部品と前記パッド電極とがボンディングワイヤによつ

て電気的に接続されている、請求項7ないし9のいずれかに記載の多層セラミック基板。

【請求項11】 複数のセラミックグリーンシートを用意する工程と、

前記セラミックグリーンシートの特定のものに関連して、配線導体を形成する工程と、

前記セラミックグリーンシートの特定のものに、キャビティのための貫通孔を設ける工程と、

前記貫通孔が設けられた複数の前記セラミックグリーンシートが積層方向の少なくとも一方の端部側に位置するように、複数の前記セラミックグリーンシートを積み重ねることによって、生の積層体を作製する工程と、

前記生の積層体を積層方向にプレスする工程と、
次いで、前記生の積層体を焼成する工程とを備える、多層セラミック基板の製造方法であって、

前記貫通孔を設ける工程は、特定の前記セラミックグリーンシートに、他の前記セラミックグリーンシートに設けられる前記貫通孔に比べて、大きい貫通孔を設ける工程を含み、

前記生の積層体を作製する工程において、最も大きい前記貫通孔が設けられた前記セラミックグリーンシートが最も外側に位置するように、複数の前記セラミックグリーンシートが積み重ねられる、多層セラミック基板の製造方法。

【請求項12】 請求項11に記載の製造方法によって得られた、請求項1ないし10のいずれかに記載の多層セラミック基板。

【請求項13】 請求項1ないし10および12のいずれかに記載の多層セラミック基板と、前記多層セラミック基板が実装されたマザーボードとを備える、電子装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、多層セラミック基板およびその製造方法、ならびにこのような多層セラミック基板を備える電子装置に関するもので、特に、多層セラミック基板にキャビティを適正な状態で設けることができるようにするための改良に関するものである。

【0002】

【従来の技術】図4は、この発明にとって興味ある従来の多層セラミック基板1を図解的に示す断面図である。

【0003】図4を参照して、多層セラミック基板1は、積層された複数のセラミック層2a、2b、2c、2d、2e、2fおよび2gをもって構成される積層体3を備えている。この積層体3には、その積層方向における一方の端面4に沿って開口5を位置させているキャビティ6が形成されている。キャビティ6内には、図示しないが、半導体ICチップのようなチップ部品が収容される。

【0004】積層体3には、セラミック層2a～2gの

10

20

30

40

50

特定のものに関連して配線導体が設けられる。この配線導体としては、積層体 3 の端面 4 上に形成される外部導体膜 7、セラミック層 2 a ~ 2 g の間の特定の界面に沿って形成される内部導体膜 8、セラミック層 2 a ~ 2 g の特定のものを貫通するように形成されるビアホール導体 9 ならびにキャビティ 6 の底面上に形成されるパッド電極 10 等がある。

【0005】前述したキャビティ 6 は、複数のセラミック層 2 a ~ 2 d の各々に設けられた貫通孔 11 の重なりによって形成されている。

【0006】図 5 には、この発明にとって興味ある従来の他の多層セラミック基板 1 a が示されている。

【0007】図 5 に示した多層セラミック基板 1 a は、積層体 3 a の端面 4 上の外部導体膜 7 a がキャビティ 6 の開口 5 の端縁から離れた状態で形成されていることを特徴としている。その他の点については、図 4 に示した多層セラミック基板 1 の場合と実質的に同様であるので、対応の要素には同様の参照符号を付し、重複する説明は省略する。

【0008】

【発明が解決しようとする課題】図 4 に示した多層セラミック基板 1 を製造しようとする場合、図 6 (1) に示すように、セラミック層 2 a ~ 2 g をそれぞれ与えるための複数のセラミックグリーンシート 12 a、12 b、12 c、12 d、12 e、12 f および 12 g が用意され、これらセラミックグリーンシート 12 a ~ 12 g の特定のものに関連して、前述した配線導体としての外部導体膜 7、内部導体膜 8、ビアホール導体 9 およびパッド電極 10 が形成され、また、セラミックグリーンシート 12 a ~ 12 d には、キャビティ 6 のための貫通孔 11 が設けられる。

【0009】次いで、貫通孔 11 が設けられた複数のセラミックグリーンシート 12 a ~ 12 d が積層方向の一方の端部側に位置するように、複数のセラミックグリーンシート 12 a ~ 12 g が積み重ねられ、それによって、生の積層体 13 が作製される。

【0010】次いで、この生の積層体 13 は、積層方向にプレスされる。このプレスに際しては、キャビティ 6 の内部にまで所望の圧力が及ぼされるように、たとえば、弾性体を介してのプレスが採用される。

【0011】次いで、この生の積層体 13 が焼成され、それによって、図 4 に示す多層セラミック基板 1 が得られる。

【0012】図 5 に示した多層セラミック基板 1 a を製造する場合であっても、上述した工程と同様の工程に従って、図 7 (1) に示すような生の積層体 13 a が作製され、次いで、プレスされ、焼成されることによって、多層セラミック基板 1 a が得られる。

【0013】しかしながら、図 4 に示した多層セラミック基板 1 を製造する場合について言えば、図 6 (1) に

示すように、複数のセラミックグリーンシート 12 a ~ 12 g を積み重ねるとき、積み重ねのずれが生じることがある。この積み重ねのずれは、特に、最も上に位置するセラミックグリーンシート 12 a において生じやすい。このような積み重ねのずれが生じた場合には、最も上のセラミックグリーンシート 12 a の貫通孔 11 の周縁部が、キャビティ 6 の開口 5 の部分において出っ張ることになる。

【0014】上述の状態、プレスを実施すると、セラミックグリーンシート 12 a は軟弱であるため、図 6

(2) に示すように、その貫通孔 11 の周縁部がキャビティ 6 の内部に垂れ下がる状態がもたらされてしまう。なお、このようなプレス工程において、セラミックグリーンシート 12 a ~ 12 g の積み重ねずれが生じることもあり、この場合であっても、最も上のセラミックグリーンシート 12 a においてずれが生じやすい。

【0015】上述したように、セラミックグリーンシート 12 a の貫通孔 11 の周縁部が垂れ下がったとき、その上に形成されている外部導体膜 7 がキャビティ 6 の底面上のパッド電極 10 に接触したり、接触しないまでも互いに近接したりすることがあり、後者のように、接触しない場合であっても、その後に実施されるめっき工程を終えたときには、外部導体膜 7 とパッド電極 10 とが電氣的に短絡してしまうことがある。

【0016】他方、図 5 に示した多層セラミック基板 1 a の場合には、外部導体膜 7 a が貫通孔 11 の周縁から離れた状態で形成されているので、上述したような外部導体膜 7 とパッド電極 10 との接触ないしは電氣的短絡の問題は生じにくい。

【0017】しかしながら、図 7 (1) に示した生の積層体 13 a をプレスしたとき、図 7 (2) に示すように、セラミックグリーンシート 12 a の貫通孔 11 の周縁部の一部がちぎれ、その断片 14 がキャビティ 6 の底面に付着してしまうことがある。このような断片 14 は、パッド電極 10 上でのチップ部品のダイボンドを阻害してしまう。

【0018】そこで、この発明の目的は、上述したような問題を解決し得る、多層セラミック基板およびその製造方法、ならびにこのような多層セラミック基板を用いて構成される電子装置を提供しようとすることである。

【0019】

【課題を解決するための手段】この発明は、まず、積層された複数のセラミック層とこれらセラミック層の特定のものに関連して設けられる配線導体とをもって構成される積層体を備えるとともに、この積層体には、その積層方向における少なくとも一方の端面に沿って開口を位置させているキャビティが、特定の複数のセラミック層の各々に設けられた貫通孔の重なりによって形成されている、多層セラミック基板に向けられるものであって、上述した技術的課題を解決するため、キャビティを形成

するための複数の貫通孔のうち、開口を与えている貫通孔が最も大きくされることを特徴としている。

【0020】この発明に係る多層セラミック基板において、上述の最も大きくされた貫通孔から露出するセラミック層の貫通孔の周縁部には、配線導体が設けられていないことが好ましい。

【0021】また、この発明の効果をj得るためには、キャビティの開口を与えている貫通孔のみが、他の貫通孔より大きくされているだけで十分である。言い換えると、キャビティの開口側の端部に位置する単に1つのセラミック層に設けられる貫通孔のみが、他の貫通孔より大きくされていれば十分である。

【0022】また、最も大きくされた貫通孔は、単に1つのセラミック層に設けられても、あるいは複数のセラミック層にわたって設けられてもよいが、いずれにしても、このように最も大きくされた貫通孔は、キャビティの深さ方向に関して、積層体の端面から150μm以下の範囲に位置するようにすることが好ましい。

【0023】また、最も大きくされた貫通孔とこれに隣接する貫通孔との大きさの差は、10μm以上に選ばれることが好ましい。

【0024】また、最も大きくされた貫通孔とこれに隣接する貫通孔との大きさの差は、500μm以下に選ばれることが好ましい。

【0025】また、この発明に係る多層セラミック基板において、キャビティが、その内部に段部を形成していてもよい。この場合、この段部は、最も大きくされた貫通孔に隣接する貫通孔よりさらに小さい貫通孔がそれぞれ設けられた複数のセラミック層によって与えられる。

【0026】上述のように、段部を形成する場合、この段部においても、前述したような特徴的構成が採用されることが好ましい。すなわち、段部を与える複数のセラミック層にそれぞれ設けられる貫通孔のうち、開口側に位置するものが最も大きくされることが好ましい。

【0027】上述した好ましい実施態様において、段部を与える複数のセラミック層にそれぞれ設けられた貫通孔のうち、最も大きくされた貫通孔から露出するセラミック層の貫通孔の周縁部には、配線導体が設けられないようにすることがより好ましい。

【0028】この発明に係る多層セラミック基板は、キャビティ内に収容されるチップ部品をさらに備えていてもよい。この場合、段部の、開口側の面には、配線導体としてのパッド電極が形成され、チップ部品とパッド電極とがボンディングワイヤによって電氣的に接続されることが好ましい。

【0029】この発明は、また、複数のセラミックグリーンシートを用意する工程と、セラミックグリーンシートの特定のものに関連して、配線導体を形成する工程と、セラミックグリーンシートの特定のものに、キャビティのための貫通孔を設ける工程と、貫通孔が設けられ

た複数のセラミックグリーンシートが積層方向の少なくとも一方の端部側に位置するように、複数のセラミックグリーンシートを積み重ねることによって、生の積層体を作製する工程と、生の積層体を積層方向にプレスする工程と、次いで、生の積層体を焼成する工程とを備える、多層セラミック基板の製造方法にも向けられ、前述した技術的課題を解決するため、次のような構成を備えることを特徴としている。

【0030】すなわち、貫通孔を設けるにあたって、特定のセラミックグリーンシートには、他のセラミックグリーンシートに設けられる貫通孔に比べて、大きい貫通孔を設けるようにし、生の積層体を作製する工程において、最も大きい貫通孔が設けられたセラミックグリーンシートが最も外側に位置するように、複数のセラミックグリーンシートが積み重ねられる。

【0031】前述したようなこの発明に係る多層セラミック基板は、上述したような製造方法によって製造することができる。

【0032】この発明は、また、上述したような多層セラミック基板と、この多層セラミック基板が実装されたマザーボードとを備える、電子装置にも向けられる。

【0033】

【発明の実施の形態】図1は、この発明の一実施形態による多層セラミック基板21を図解的に示す断面図である。

【0034】図1を参照して、多層セラミック基板21は、積層された複数のセラミック層22a、22b、22c、22d、22e、22fおよび22gをもつて構成される積層体23を備えている。この積層体23には、その積層方向における少なくとも一方の端面24に沿って開口25を位置させているキャビティ26が形成されている。

【0035】積層体23には、セラミック層22a～22gの特定のものに関連して配線導体が設けられている。この配線導体としては、端面24上に形成される外部導体膜27、セラミック層22a～22gの間の特定の界面に沿って形成される内部導体膜28、セラミック層22a～22gの特定のものを貫通するように形成されるビアホール導体29およびキャビティ26の底面上に形成されるパッド電極30等がある。

【0036】これら配線導体27～30は、たとえば、導電性ペーストを付与し、焼成することによって形成されるもので、この焼成は、積層体23を得るための焼成と同時にj行なわれる。

【0037】キャビティ26は、複数のセラミック層22a～22dの各々に設けられた貫通孔31および32の重なりによって形成されている。これら貫通孔31および32のうち、最も上に位置するセラミック層22aに設けられた貫通孔31、すなわち開口25を与えている貫通孔31が、最も大きくされている。言い換える

と、この実施形態では、セラミック層 22b~22d の各々に設けられた貫通孔 32 より、セラミック層 22a に設けられた貫通孔 31 の方が大きくされている。

【0038】また、最も大きくされた貫通孔 31 から露出するセラミック層 22b の周縁部には、何らの配線導体も設けられていない。

【0039】このような多層セラミック基板 21 を製造するため、前述した多層セラミック基板 1 または 1a の場合と同様、セラミック層 22a~22g となるべき複数のセラミックグリーンシートが用意され、これらセラミックグリーンシートの特定のものと関連して、外部導

体膜 27、内部導体膜 28、ビアホール導体 29 およびパッド電極 30 のような配線導体が形成され、また、セラミックグリーンシートの特定のものに、キャビティ 26 のための貫通孔 31 および 32 が設けられる。

【0040】これら貫通孔 31 および 32 を設けるにあたっては、セラミック層 22a のためのセラミックグリーンシートには、他のセラミック層 22b~22d のためのセラミックグリーンシートに設けられる貫通孔 32 に比べて、大きい貫通孔 31 が設けられる。

【0041】次いで、上述のように、貫通孔 31 および 32 が設けられた複数のセラミックグリーンシートが積層方向の一方の端部側に位置するように、複数のセラミックグリーンシートを積み重ねることによって、生の積層体が作製される。

【0042】この積み重ねにおいて、セラミックグリーンシートがキャリアフィルムによって裏打ちされている場合には、このキャリアフィルムからセラミックグリーンシートを剥がすことが行なわれる。また、積み重ねにあたっては、たとえばセラミックグリーンシートに設けられた位置決めマークを用いて位置合わせすることが行なわれる。

【0043】上述した生の積層体を作製する工程において、最も大きい貫通孔 31 が設けられたセラミックグリーンシートが最も外側に位置するように、複数のセラミックグリーンシートが積み重ねられる。このとき、最も上の貫通孔 31 が他の貫通孔 32 より大きくされているので、最も上のセラミックグリーンシートにおいて積み重ねずれが生じたとしても、このセラミックグリーンシートの貫通孔 31 の周縁部がキャビティ 26 の開口 25 の部分で出っ張らないように、あるいは出っ張りにくくすることができる。

【0044】なお、セラミックグリーンシートの積み重ねのずれは、最大で 5 μ m 生じ得ることが経験的に知られている。したがって、キャビティ 26 の開口 25 の部分でのセラミックグリーンシートの出っ張りがより確実に生じないようにするには、最も大きくされた貫通孔 31 とこれに隣接する貫通孔 32 との大きさの差を、5 μ m の 2 倍の 10 μ m 以上とすることが好ましい。

【0045】次に、上述した生の積層体は、積層方向に

プレスされる。このプレス工程においては、たとえば、キャビティ 26 の開口 25 が位置する端面 24 側にラバーを、他方の面に金型を取り付けた状態で、静水圧プレスが適用される。

【0046】プレス工程が実施されるとき、前述したように、キャビティ 26 の開口 25 の部分でセラミックグリーンシートの出っ張りが実質的に生じないようにすることができるので、図 6 (2) に示すようなセラミックグリーンシートの垂れ下がりや、図 7 (2) に示すようなセラミックグリーンシートのちぎれが生じることを有利に防止することができる。

【0047】なお、上述した最も上のセラミックグリーンシート以外のセラミックグリーンシートにおいて、積み重ねずれが生じていても、それは、それほど問題にはならない。なぜなら、プレス工程において垂れ下がりやちぎれがもたらされやすいのは、最も上のグリーンシートであるからである。

【0048】次に、プレスされた生の積層体が焼成されることによって、図 1 に示すような多層セラミック基板 21 が得られる。

【0049】この多層セラミック基板 21 に備えるキャビティ 26 内には、図示しないが、半導体 IC チップのようなチップ部品が收容され、このチップ部品は、キャビティ 26 の底面上のパッド電極 30 に対してダイボンディングによって電気的に接続される。

【0050】この場合、ワイヤボンディングのためのワイヤの長さが長くなればなるほど、高周波特性が低下することから、外部導体膜 27 は、貫通孔 32 の周縁から端面 24 の延びる方向に測定して、片側 250 μ m 以内に配置することが好ましい。そのため、外部導体膜 27 は、セラミック層 22a の貫通孔 31 の周縁にまで届くように形成するとともに、貫通孔 31 と貫通孔 32 との大きさの差は、500 μ m 以下にすることが好ましい。

【0051】図 1 に示した実施形態では、最も上のセラミック層 22a に対してのみ、最も大きい貫通孔 31 が採用されたが、その下のセラミック層 22b においても、最も大きい貫通孔 31 を採用するなど、複数のセラミック層において最も大きい貫通孔 31 を採用してもよい。

【0052】いずれにしても、上述のように最も大きくされた貫通孔 31 は、キャビティ 26 の深さ方向に関して、端面 24 から 150 μ m 以下の範囲に位置するようにすることが好ましい。

【0053】図 2 は、この発明の他の実施形態による多層セラミック基板 41 を図解的に示す断面図である。

【0054】図 2 に示した多層セラミック基板 41 は、図 1 に示した多層セラミック基板 21 の場合と同様、積層された複数のセラミック層 42a、42b、42c、42d、42e、42f、42g、42h、42i およ

10

20

30

40

50

び 42j をもって構成される積層体 43 を備えている。

【0055】また、積層体 43 には、その積層方向における一方の端面 44 に沿って開口 45 を位置させているキャビティ 46 が形成されている。この多層セラミック基板 41 においては、キャビティ 46 は、その内部に段部 47 を形成していることを特徴としている。

【0056】積層体 43 は、また、複数のセラミック層 42a ~ 42j の特定のものに関連して設けられる配線導体を備えている。この配線導体としては、端面 44 上に形成される外部導体膜 48、複数のセラミック層 42a ~ 42j の間の特定の界面に沿って形成される内部導体膜 49、セラミック層 42a ~ 42j の特定のものを貫通するように形成されるビアホール導体 50、キャビティ 46 の底面上に形成されるパッド電極 51、ならびに、段部 47 の、開口 45 側の面に形成されるパッド電極 52 等がある。

【0057】また、キャビティ 46 は、セラミック層 42a ~ 42g の各々に設けられた貫通孔 53、54、55 および 56 の重なりによって形成されている。

【0058】また、段部 47 は、貫通孔 55 および 56 がそれぞれ設けられた複数のセラミック層 42d ~ 42g によって与えられている。

【0059】図 2 には、キャビティ 46 内に收容された半導体 IC チップのようなチップ部品 57 が図示されている。チップ部品 57 は、キャビティ 46 の底面上のパッド電極 51 に対して、ダイボンド 58 によって電氣的に接続されているとともに、段部 47 上のパッド電極 52 に対して、ボンディングワイヤ 59 によって電氣的に接続されている。このとき、段部 47 の高さは、パッド電極 52 とチップ部品 57 の上面とが実質的に同じ高さになるように選ばれることが好ましく、また、段部 47 の上面から端面 44 までの高さは、ボンディングワイヤ 59 が開口 45 から突出しないように選ばれることが好ましい。

【0060】この多層セラミック基板 41 においても、最も上に位置するセラミック層 42a に設けられる貫通孔 53、すなわち開口 45 を与えている貫通孔 53 が、最も大きくされている。

【0061】また、段部 47 を与えるセラミック層 42d ~ 42g の各々において設けられた貫通孔 55 および 56 は、上述の最も大きくされた貫通孔 53 に隣接する貫通孔 54 よりさらに小さいものであるが、これら貫通孔 55 および 56 のうち、開口 45 側に位置する貫通孔 55 が最も大きくされている。

【0062】このように、貫通孔 55 が貫通孔 56 より大きくされたのは、貫通孔 53 が貫通孔 54 より大きくされたのと同様の理由によるもので、複数のセラミックグリーンシートの積み重ねのずれが生じた状態でのプレスによって、不所望な電氣的短絡や、セラミックグリーンシートのちぎれを生じにくくしようとするためのもの

である。

【0063】この多層セラミック基板 41 においても、最も大きくされた貫通孔 53 から露出するセラミック層 42b の貫通孔 54 の周縁部には、何らの配線導体も設けられておらず、また、段部 47 を与えるセラミック層 42d ~ 42g にそれぞれ設けられた貫通孔 55 および 56 のうち、最も大きくされた貫通孔 55 から露出するセラミック層 42e の貫通孔 56 の周縁部にも、配線導体が設けられていない。

【0064】この多層セラミック基板 41 についても、最も大きくされた貫通孔 53 は、キャビティ 46 の深さ方向に関して、端面 44 から $150\mu\text{m}$ 以下の範囲に位置していることが好ましく、また、最も大きくされた貫通孔 53 とこれに隣接する貫通孔 54 との大きさの差は、 $10\mu\text{m}$ 以上でありかつ $500\mu\text{m}$ 以下に選ばれることが好ましい。

【0065】同様に、段部 47 の部分において最も大きくされた貫通孔 55 とこれに隣接する貫通孔 56 との大きさの差についても、 $10\mu\text{m}$ 以上でありかつ $500\mu\text{m}$ 以下に選ばれることが好ましい。

【0066】多層セラミック基板 41 は、図 1 に示した多層セラミック基板 21 の場合と実質的に同様の方法によって製造することができる。

【0067】多層セラミック基板 41 は、図 2 において想像線で示すように、マザーボード 60 上に、たとえば外部導体膜 48 を端子として実装され、所望の電子装置を構成する状態とされる。なお、図 1 に示した多層セラミック基板 21 についても、図示しないが、適当なマザーボード上に実装され、それによって、所望の電子装置が提供される。

【0068】図 3 は、この発明のさらに他の実施形態による多層セラミック基板 41a を図解的に示す断面図である。図 3 に示した多層セラミック基板 41a は、図 2 に示した多層セラミック基板 41 と共通する多くの要素を備えているので、対応の要素には同様の参照符号を付すことによって、重複する説明は省略する。

【0069】図 3 に示した多層セラミック基板 41a は、その積層体 43a の端面 44 上にある外部導体膜 48a が、開口 45 の周縁から離れて形成されていることを特徴としている。

【0070】また、段部 47 上のパッド電極 52 においても、貫通孔 55 の周縁から離れて形成されている。

【0071】以上、この発明を図示した実施形態に関して説明したが、この発明の範囲内において、その他、種々の変形例が可能である。たとえば、図 2 に示した多層セラミック基板 41 においては、1つの段部 47 がキャビティ 46 内に形成されたものであったが、1つのキャビティ内に複数の段部が形成されてもよい。

【0072】

【発明の効果】以上のように、この発明によれば、多層

セラミック基板においてキャビティを形成するために複数のセラミック層の各々に設けられた貫通孔のうち、キャビティの開口を与えている貫通孔が最も大きくされているので、このような多層セラミック基板を得るための複数のセラミックグリーンシートの積み重ねにおいてずれが生じても、開口の部分でセラミックグリーンシートの一部の出っ張りが生じにくくなり、そのため、プレス工程の後、このような出っ張りがキャビティ内に垂れ下がったりちぎれたりしにくくすることができる。その結果、出っ張った部分上に形成される配線導体とたとえば

【0073】したがって、このような多層セラミック基板をもって電子装置を構成すれば、このような電子装置の信頼性を高めることができる。

【0074】この発明において、開口を与えている貫通孔のみ、すなわち積層体の端面に沿って延びる1つのセラミック層に設けられる貫通孔のみが、他の貫通孔より大きくされていると、キャビティの内面形状を従来のものとそれほど異ならせることなく、上述したような効果を十分に達成することができる。

【0075】また、この発明において、最も大きくされた貫通孔とこれに隣接する貫通孔との大きさの差が、10 μ m以上に選ばれると、積み重ねのずれにも関わらず、上述したような効果をより確実に達成することができる。

【0076】また、この発明において、最も大きくされた貫通孔とこれに隣接する貫通孔との大きさの差が、500 μ m以下に選ばれると、ボンディングワイヤの長さを高周波特性の低下をそれほど招かない範囲内に留めておくことが可能になる。

【0077】また、キャビティ内に段部が形成される場合には、このような段部を与える複数のセラミック層のそれぞれに設けられる貫通孔のうち、開口側に位置する

ものを最も大きくしておくことにより、この段部に関しても、前述したような不所望な電氣的短絡およびダイボンド不良を生じにくくすることができる。

【図面の簡単な説明】

【図1】この発明の一実施形態による多層セラミック基板21を図解的に示す断面図である。

【図2】この発明の他の実施形態による多層セラミック基板41を図解的に示す断面図である。

【図3】この発明のさらに他の実施形態による多層セラミック基板41aを図解的に示す断面図である。

【図4】この発明にとって興味ある従来の多層セラミック基板1を図解的に示す断面図である。

【図5】この発明にとって興味ある従来の他の多層セラミック基板1aを図解的に示す断面図である。

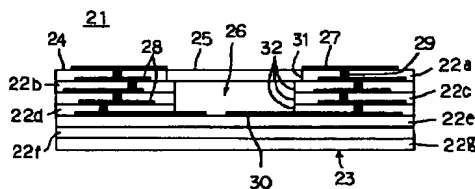
【図6】図4に示した多層セラミック基板1を得るために用意される生の積層体13をプレスする工程を説明するための断面図である。

【図7】図5に示した多層セラミック基板1aを得るために用意される生の積層体13aをプレスする工程を説明するための断面図である。

【符号の説明】

- 21, 41, 41a 多層セラミック基板
- 22a~22g, 42a~42j セラミック層
- 23, 43, 43a 積層体
- 24, 44 端面
- 25, 45 開口
- 26, 46 キャビティ
- 27, 48, 48a 外部導体膜(配線導体)
- 28, 49 内部導体膜(配線導体)
- 29, 50 ビアホール導体(配線導体)
- 30, 51, 52 パッド電極(配線導体)
- 31, 32, 53~56 貫通孔
- 47 キャビティ
- 57 チップ部品
- 59 ボンディングワイヤ
- 60 マザーボード

【図1】



【図2】

